

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-050769

(43)Date of publication of application : 18.02.1997

(51)Int.CI. H01J 11/02  
H01J 9/02  
H01J 11/00

(21)Application number : 08-072069

(71)Applicant : FUJITSU LTD

(22)Date of filing : 27.03.1996

(72)Inventor : AMATSU MASASHI  
KANAGU SHINJI  
SASAKA MASAAKI  
AWAJI NORIYUKI  
EBIHARA KAZUMI

(30)Priority

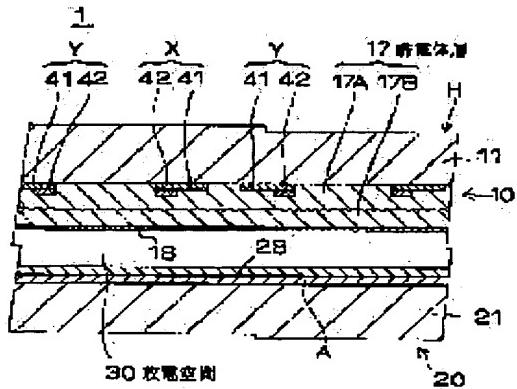
Priority number : 07128150 Priority date : 26.05.1995 Priority country : JP

## (54) PLASMA DISPLAY PANEL AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent deterioration of a transparent conductive film forming a display electrode and to improve the reliability of display.

SOLUTION: This AC type plasma display panel has plural display electrodes X, Y, which are respectively formed of a transparent conductive film 41 or a multi-layer film formed of a transparent conductive film 41 and a metal film 42 at a width narrower than that of the transparent conductive film, and a dielectric layer 17A for coating the display electrodes X, Y for shielding from a discharge space 30. The dielectric layer 17A is formed by using the ZnO glass material, in which lead is not practically included.



## LEGAL STATUS

[Date of request for examination] 02.03.2001

[Date of sending the examiner's decision of rejection] 06.05.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-50769

(43)公開日 平成9年(1997)2月18日

(51)Int.Cl.  
H 01 J 11/02  
9/02  
11/00

識別記号

序内整理番号

F I  
H 01 J 11/02  
9/02  
11/00

技術表示箇所  
B  
F  
K

審査請求 未請求 請求項の数8 OL (全8頁)

(21)出願番号 特願平8-72069  
(22)出願日 平成8年(1996)3月27日  
(31)優先権主張番号 特願平7-128150  
(32)優先日 平7(1995)5月26日  
(33)優先権主張国 日本 (JP)

(71)出願人 000005223  
富士通株式会社  
神奈川県川崎市中原区上小田中4丁目1番  
1号  
(72)発明者 天津 正史  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内  
(72)発明者 金具 慎次  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内  
(74)代理人 弁理士 久保 幸雄

最終頁に続く

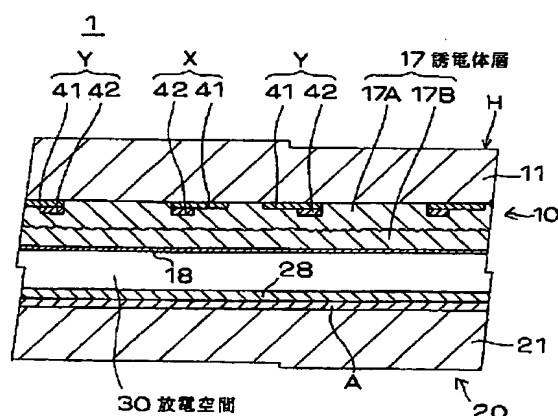
(54)【発明の名称】 プラズマディスプレイパネル及びその製造方法

(57)【要約】

【目的】表示電極を構成する透明導電膜の劣化を防止し、表示の信頼性を高めることを目的とする。

【構成】透明導電膜41又は透明導電膜41とそれより幅の狭い金属膜42との多層膜からなる複数の表示電極X, Yと、表示電極X, Yを放電空間30に対して被覆する誘電体層17Aとを有したAC型のプラズマディスプレイパネルにおいて、誘電体層17Aを実質的に鉛を含まないZnO系ガラス材料を用いて形成する。

本発明に係るPDPの要部の構成を示す断面図



## 【特許請求の範囲】

【請求項1】放電空間を形成する一对の基板のうちの少なくとも一方の基板上に、透明導電膜又は透明導電膜とそれより幅の狭い金属膜との多層膜からなる複数の表示電極と、前記表示電極を放電空間に対して被覆する誘電体層とを有したAC型のプラズマディスプレイパネルであって、

前記誘電体層が、実質的に鉛を含まないZnO系ガラス材料からなることを特徴とするプラズマディスプレイパネル。

【請求項2】前記誘電体層が、アルカリ系金属酸化物を添加したZnO系ガラス材料からなる請求項1記載のプラズマディスプレイパネル。

【請求項3】請求項1又は請求項2記載のプラズマディスプレイパネルの製造方法であって、

前記基板上に前記表示電極を形成する工程と、

前記表示電極を全長にわたって被覆するように前記誘電体層を形成する工程と、

前記基板と別の基板とを、これらのうちの少なくとも一方に前記放電空間を封止するための封止材を設けた後に、対向配置した状態で前記封止材を加熱融着させて接合する工程と、

前記誘電体層の基板接合領域よりパネル外側に張り出した部分を除去して前記表示電極の端部を露出させる工程と、を含むことを特徴とするプラズマディスプレイパネルの製造方法。

【請求項4】放電空間を形成する一对の基板のうちの少なくとも一方の基板上に、透明導電膜又は透明導電膜とそれより幅の狭い金属膜との多層膜からなる複数の表示電極と、前記表示電極を放電空間に対して被覆する誘電体層とを有したAC型のプラズマディスプレイパネルであって、

前記誘電体層が、前記表示電極と接する下層と、前記表示電極と接しない上層とを有した複層構造のガラス層であり、

前記下層が、実質的に鉛を含まないZnO系ガラス材料からなり、

前記上層が、前記下層よりも軟化点の低いPbO系ガラス材料からなることを特徴とするプラズマディスプレイパネル。

【請求項5】前記下層の材料の軟化点が550乃至600°Cであり、且つ前記上層の材料の軟化点が450乃至500°Cである請求項4記載のプラズマディスプレイパネル。

【請求項6】請求項4又は請求項5記載のプラズマディスプレイパネルの製造方法であって、

前記基板上に前記表示電極を形成する工程と、

前記表示電極を全長にわたって被覆するように前記下層を形成する工程と、

前記下層に重ねて前記上層を形成する工程と、

前記基板と別の基板とを、これらのうちの少なくとも一方に前記放電空間を封止するための封止材を設けた後に、対向配置した状態で前記封止材を加熱融着させて接合する工程と、

前記下層の基板接合領域よりパネル外側に張り出した部分を除去して前記表示電極の端部を露出させる工程と、を含むことを特徴とするプラズマディスプレイパネルの製造方法。

【請求項7】請求項4又は請求項5記載のプラズマディスプレイパネルの製造方法であって、

前記ZnO系ガラス材料をその軟化点より低い温度で焼成して前記下層を形成した後に、前記PbO系ガラス材料を前記下層の焼成温度より低い温度で焼成して前記上層を形成することを特徴とするプラズマディスプレイパネルの製造方法。

【請求項8】透明導電膜又は透明導電膜とそれより幅の狭い金属膜との多層膜からなる複数の表示電極と、前記表示電極を全長にわたって被覆し、少なくとも前記透明導電膜と接する部分が実質的に鉛を含まないZnO系ガラス材料からなる絶縁層と、が設けられたことを特徴とするAC型プラズマディスプレイパネル用の電極基板。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、AC型のプラズマディスプレイパネル(PDP)及びその製造方法に関する。

【0002】PDPは、表示輝度の上で有利な自己発光型の表示デバイスであり、画面の大型化及び高速表示が可能であることから、CRTに代わる表示デバイスとして注目されている。特に蛍光体によるカラー表示に適した面放電型PDPは、ハイビジョンを含むテレビジョン映像の分野にその用途が拡大されつつある。

## 【0003】

【従来の技術】図4は一般的な面放電型PDPの分解斜視図であり、1つの画素EGに対応する部分の基本的な構造を示している。

【0004】図4に例示したPDP10は、蛍光体の配置形態による分類の上で反射型と呼称される3電極構造のPDPであり、一对のガラス基板11, 21、横方向に互いに平行に隣接して延びた一对の表示電極X, Y、放電に壁電荷を利用するAC駆動のための誘電体層17, MgOからなる保護膜18、表示電極X, Yと直交するアドレス電極A、アドレス電極Aと平行な平面視直線状の隔壁29、及びフルカラー表示のための蛍光体層28などから構成されている。

【0005】内部の放電空間30は、隔壁29によって表示電極X, Yの延長方向に単位発光領域EU毎に区画され、且つその間隙寸法が規定されている。蛍光体層28は、面放電によるイオン衝撃を避けるために、表示電

極X, Yと反対側のガラス基板21上の各隔壁29の間に設けられており、面放電で生じる紫外線によって励起されて発光する。蛍光体層28の表層面（放電空間と接する面）で発光した光は、誘電体層17及びガラス基板11などを透過して外部へ射出する。

【0006】表示電極X, Yは、蛍光体層28に対して表示面H側に配置されることから、面放電を広範囲とし且つ表示光の遮光を最小限とするため、幅の広い透明導電膜41とその導電性を補うための幅の狭い金属膜（バス電極）42とから構成されている。透明導電膜41は、ITO（酸化インジウム）やネサ（酸化錫）などの酸化金属からなる。

【0007】このような構造のPDPにおいて、誘電体層17の表層面は、放電特性の均一化及び透明性の確保の上で、より平滑であることが望ましい。一般に、誘電体層17は単層構造のガラス層とされ、例えば軟化点が470°C程度の低融点鉛ガラス（PbOの組成比が75%程度）を、軟化点より十分に高い600°C程度の温度で焼成することによって形成されていた。軟化点より十分に高い温度で焼成すれば、焼成に際してガラス材料が流動することから、表層面の平坦なガラス層を得ることができる。

#### 【0008】

【発明が解決しようとする課題】従来においては、一対の表示電極X, Yに対して印加する駆動パルスのパルス幅に微妙な偏りがあったり、定常的に一方の表示電極に対する印加パルス数が他方に比べて多い駆動シーケンスを適用したりしたときに、表示電極X, Y間の電位状態の均等性が損なわれる。つまり、表示電極X, Y間に同一極性のDC電圧が繰り返し加わることになる。

【0009】このような条件で長期にわたって使用すると、表示電極X, Yのエレクトロマイグレーションが進行し、誘電体層17の内部で一方の表示電極の透明導電膜41から他方の表示電極の透明導電膜41に向かって樹枝状の突起が成長する。このため、部分的に絶縁抵抗が低下し、非表示の単位発光領域E Uが発光する誤点灯が生じてしまうという問題があった。なお、エレクトロマイグレーションの誘因である印加電圧の偏りを完全に無くすことは不可能である。

【0010】本発明は、このような問題に鑑みてなされたもので、表示電極X, Yを構成する透明導電膜の劣化を防止し、表示の信頼性を高めることを目的としている。

#### 【0011】

【課題を解決するための手段】透明導電膜の被覆に適する誘電体材料を探査した。その結果、ZnO系ガラス材料を用いることにより、透明導電膜の劣化を大幅に低減できることを見い出した。

【0012】請求項1の発明に係るPDPは、放電空間を形成する一対の基板のうちの少なくとも一方の基板上

に、透明導電膜又は透明導電膜とそれより幅の狭い金属膜との多層膜からなる複数の表示電極と、前記表示電極を放電空間に対して被覆する誘電体層とを有したAC型のプラズマディスプレイパネルであって、前記誘電体層が実質的に鉛を含まないZnO系ガラス材料からなるものである。

【0013】請求項2の発明に係るPDPでは、前記誘電体層がアルカリ系金属酸化物を添加したZnO系ガラス材料からなる。請求項3の発明に係る製造方法は、前記基板上に前記表示電極を形成する工程と、前記表示電極を全長にわたって被覆するように前記誘電体層を形成する工程と、前記基板と別の基板とを、これらのうちの少なくとも一方に前記放電空間を封止するための封止材を設けた後に、対向配置した状態で前記封止材を加熱融着させて接合する工程と、前記誘電体層の基板接合領域よりパネル外側に張り出した部分を除去して前記表示電極の端部を露出させる工程とを含むものである。

【0014】請求項4の発明に係るPDPでは、前記誘電体層が、前記表示電極と接する下層と、前記表示電極と接しない上層とを有した複層構造のガラス層であり、前記下層が実質的に鉛を含まないZnO系ガラス材料からなり、前記上層が前記下層よりも軟化点の低いPbO系ガラス材料からなる。

【0015】請求項5の発明に係るPDPでは、前記下層の材料の軟化点が550乃至600°Cであり、且つ前記上層の材料の軟化点が450乃至500°Cである。請求項6の発明に係る製造方法は、前記基板上に前記表示電極を形成する工程と、前記表示電極を全長にわたって被覆するように前記下層を形成する工程と、前記下層に重ねて前記上層を形成する工程と、前記基板と別の基板とを、これらのうちの少なくとも一方に前記放電空間を封止するための封止材を設けた後に、対向配置した状態で前記封止材を加熱融着させて接合する工程と、前記下層の基板接合領域よりパネル外側に張り出した部分を除去して前記表示電極の端部を露出させる工程と、を含むものである。

【0016】請求項7の発明に係る製造方法は、前記ZnO系ガラス材料をその軟化点より低い温度で焼成して前記下層を形成した後に、前記PbO系ガラス材料を前記下層の焼成温度より低い温度で焼成して前記上層を形成するものである。

【0017】請求項8の発明に係る電極基板は、透明導電膜又は透明導電膜とそれより幅の狭い金属膜との多層膜からなる複数の表示電極と、前記表示電極を全長にわたって被覆し、少なくとも前記透明導電膜と接する部分が実質的に鉛を含まないZnO系ガラス材料からなる絶縁層と、が設けられた構造体である。

【0018】透明導電膜と接する誘電体がZnO系ガラス材料からなる場合には、PDPを長期にわたって使用しても、エレクトロマイグレーションによる表示電極間

の絶縁性の低下がほとんど起こらない。また、ZnO系ガラス材料は化学エッチングが容易であるので、表示電極の外部回路接続用端子となる電極端部を製造途中において保護（酸化防止）する被覆層（電極端子保護層）として利用することができる。すなわち、ZnO系ガラス材料を用いることによって誘電体層と電極端子保護層との一括形成が可能になり、製造工数の低減を図ることができる。

【0019】誘電体層を複層構造として上層の軟化点を下層よりも低くすれば、誘電体層の形成に際して上層のみについて流動性を高めることができ、表示電極との化学反応が抑制されるので、大きな気泡が無く且つ表層面が平坦で透明性の良好な誘電体層を得ることができる。

#### 【0020】

【発明の実施の形態】図1は本発明に係るPDP1の要部の構成を示す断面図である。PDP1は、マトリクス表示の単位発光領域に一对の表示電極X、Yとアドレス電極Aとが対応する3電極構造の面放電型PDPである。

【0021】面放電のための表示電極X、Yは、前面側のガラス基板11上に設けられ、AC駆動用の誘電体層17によって放電空間30に対して被覆されている。誘電体層17の厚さは20~30μm程度である。誘電体層17の表面には、保護膜として数千Å程度の厚さのMgO膜18が設けられている。

【0022】表示電極X、Yは、広い帯状の透明導電膜41と、その導電性を補うために外端側に重ねられた幅の狭いバス金属膜42とから構成されている。透明導電膜41は数千Å~1μm程度の厚さのITO膜（酸化インジウム膜）からなり、バス金属膜42は例えばCr/Cu/Crの3層構造の薄膜からなる。

【0023】背面側のガラス基板21には、単位発光領域を選択的に発光させるためのアドレス電極Aが、表示電極X、Yと直交するように配列されている。アドレス電極Aの上面を含めて背面側の内面を被覆するように、所定発光色の蛍光体28が設けられている。

【0024】PDP1では、図4のPDP10との比較の上で、誘電体層17の層構造及び材質に特徴がある。すなわち、誘電体層17は、透明導電膜41及びバス金属膜42と接する下層17Aと、下層17Aの上に積層された上層17Bとから構成されている。そして、下層17Aは軟化点が550~600°CのZnO系ガラス材料からなり、上層17Bは軟化点が下層17Aより低い450~500°CのPbO系ガラス材料からなる。下層17A及び上層17Bの厚さは同程度である。なお、軟化点とは、ガラス材料の粘度が $4.5 \times 10^7$ 程度になる温度である。

【0025】以下、誘電体層17の形成工程を中心にPDP1の製造方法を説明する。図2は製造段階のPDPの模式図である。PDP1は、各ガラス基板11、21

について別個に所定の構成要素を設けて前面側の電極基板（片面パネル）10及び背面側の電極基板20を作製し、その後に電極基板10、20を重ね合わせて封止を行い、内部の排気及び放電ガスの充填を行う一連の工程によって製造される。

【0026】ガラス基板11側の製造に際しては、まず、蒸着やスパッタなどによる成膜、及びフォトリソグラフィ法によるパターニングによって、ガラス基板11上に透明導電膜41とバス金属膜42とを順に形成して表示電極X、Yを設ける。なお、ガラス基板11は、表面に二酸化珪素膜を設けた3mm程度の厚さのソーダ石灰ガラス板からなる。次に、ガラス基板11の表面に表示電極X、Yをそれらの全長にわたって被覆するよう、表1の組成のガラス材料（軟化点は585°C）又は表2の組成のガラス材料（軟化点は580°C）、すなわち実質的にPbを含まないZnO系ガラス材料を主成分とするガラスペーストをスクリーン印刷によって一様に塗布する。

#### 【0027】

##### 【表1】

下層ガラス材料（ZnO系）の組成			
ZnO	: 30~40	wt%	
B <sub>2</sub> O <sub>3</sub>	: 10~20	wt%	
SiO <sub>2</sub>	: ~5	wt%	
Bi <sub>2</sub> O <sub>3</sub>	: 20~30	wt%	

#### 【0028】

##### 【表2】

下層ガラス材料（ZnO系）の組成			
ZnO	: 30~40	wt%	
B <sub>2</sub> O <sub>3</sub>	: 15~25	wt%	
SiO <sub>2</sub>	: ~8	wt%	
Bi <sub>2</sub> O <sub>3</sub>	: 20~30	wt%	
CaO	: 7~17	wt%	
Na <sub>2</sub> O	: 0	wt%	

【0029】そして、乾燥させたペースト層を、軟化点よりも低くガラス材料が若干軟化する程度の温度（例えば550~560°C）で焼成し、下層17A及び電極端子保護層17aを形成する。具体的には焼成で得られたZnO系ガラス層171における放電空間と対向する部分が下層17Aであり、表示電極の端部に対応する部分が電極端子保護層17aである。電極端子保護層17aは、以降の熱処理における湿気との反応による表示電極X、Yの酸化を防止する役割をもつ。下層17Aの焼成温度が軟化点より低い場合には、焼成中におけるガラス材料の流動が緩慢になる。そのため、ガラス材料とバス金属膜42のCuとの接触によって発泡を伴う化学反応が生じたとしても、その反応が長くは続かないでの、絶縁破壊の原因となる大きな気泡は生じない。ただし、下層17Aの表層面（上面）は、ガラス粒界の大きさを反映した凹凸面（表面粗さが5~6μmの粗い面）にな

る。凹凸面は光の散乱による透明性の低下を招く。

【0030】そこで、下層17Aの上に、誘電体層17を平坦化するための上層17Bを形成する。上層17Bの形成に際しては、上述のように軟化点が下層17Aの材料より低い表3の組成のPbO系ガラス材料（軟化点は475°C）を主成分とするペーストを塗布する。このとき、塗布の範囲を表示電極X、Yの端部（端子となる部分）の上部を除く範囲とする。これは、製造の最終段階での表示電極X、Yの端部を露出させる処理を容易にするための配慮である。

【0031】

【表3】

上層ガラス材料（PbO系）の組成			
PbO	:	70~75	wt%
B <sub>2</sub> O <sub>3</sub>	:	10~20	wt%
SiO <sub>2</sub>	:	10~20	wt%

【0032】そして、乾燥させたペースト層を、PbO系ガラス材料の軟化点より高く且つ下層17Aの焼成温度より低い温度（例えば530°C）で焼成し、上層17Bを形成する〔図2（A）〕。焼成温度を軟化点より高く設定することにより、焼成中にガラス材料が流動することから、表面粗さが1~2μm程度の平坦な上層17B（すなわち誘電体層17）を得ることができる。また、上層17Bの焼成温度を下層17Aの焼成温度より低く設定することにより、下層17Aの変質を防ぐことができる。こうして作製された電極基板10は、上述のように誘電体層17と電極端子保護層17aとが一括に形成されることから層構造が簡単で歩留りの点で優れ、しかも電極端子の露出させる加工が容易であることからPDP1の製造に好適な組み立て部品である。

【0033】なお、上層17Bを下層17Aと同様にZnO系ガラス材料によって形成することが可能である。ただし、ガラス基板11の変形を防ぐ上で焼成温度としては590°C以下が望ましいので、上層17Bの軟化点を590°Cより十分に低く設定する必要がある。ZnO系ガラス材料では、PbO系と比べると軟化点を低くすることが難しいが、Na<sub>2</sub>Oに代表されるアルカリ系金属酸化物を添加することにより、軟化点を低くすることができる。表4の組成のZnO系ガラス材料の軟化点は550°Cである。

【0034】

【表4】

下層ガラス材料（ZnO系）の組成			
ZnO	:	30~40	wt%
B <sub>2</sub> O <sub>3</sub>	:	15~25	wt%
SiO <sub>2</sub>	:	~11	wt%
Bi <sub>2</sub> O <sub>3</sub>	:	20~30	wt%
CaO	:	~4	wt%
Na <sub>2</sub> O	:	~5	wt%

【0035】以上のようにして下層17Aと上層17B

とを順に形成して誘電体層17を設けた後、電子ビーム蒸着などによってMgO膜18を設けてガラス基板11側の製造を終える。

【0036】次に、別途に作製された背面側の電極基板20と、電極基板10とを重ね合わせ、接着材料を兼ねる封止ガラス31の融着によって両者を接合する〔図2（B）〕。具体的には、封止ガラス31は、2枚の基板を重ね合わせる前に、片方又は両方の電極基板上にスクリーン印刷によって枠状に設けておき、基板重ね合わせ後に加熱されて融着する。このとき、融着温度は隔壁29が変形しない温度に設定される。この封止ガラス31の融着時においても電極端子保護層17aは表示電極の端部の酸化を防止する。

【0037】その後、パネル外に露出している電極端子保護層17aを化学エッチングによって除去し、表示電極X、Yの端部41aを露出させる〔図2（C）〕。エッチャントは例えば硝酸溶液である。なお、表示電極X、Yの端部は、金属膜42のみの単層構造であり、この部分が異方性導電フィルムとフレキシブルケーブルを介して外部の駆動回路に接続される。電極端子保護層17aのエッチャントは、パネル内部を排気する工程で放電を生じさせる場合には排気工程の前に行われる。

【0038】このようにして製造されたPDP1においては、透明導電膜（ITO）41と接する下層17AがZnO系ガラス材料からなるので、長期にわたって使用しても、エレクトロマイグレーションによる表示電極X、Y間の絶縁性の低下がほとんど起こらない。

【0039】図3はITO膜の劣化と誘電体材料との関係を表すグラフである。すなわち、表示電極X、Yを表1の組成のZnO系ガラス材料で被覆した試料と、表5の組成のPbO系ガラス材料で被覆した試料とを作製し、それら試料に対して駆動パルス電圧の加速係数倍のDC電圧を一定時間（例えば100時間）にわたって印加する加速試験を行い、樹枝状突起の長さ頭微鏡観察により測定した。その結果を図3が示している。なお、縦軸の樹枝状突起の長さは、PbO系ガラス材料における3倍加速の場合の長さを基準に規格化されている。また、PbO系ガラス材料の軟化点はZnO系ガラス材料と同程度に選定されている。

【0040】

【表5】

PbO系ガラス材料の組成			
PbO	:	60~65	wt%
B <sub>2</sub> O <sub>3</sub>	:	5~10	wt%
SiO <sub>2</sub>	:	20~30	wt%

【0041】図3から明らかなように、ITO膜（透明導電膜）と接する誘電体がZnO系ガラス材料からなる場合には、1.5~2倍の加速試験において樹枝状の突起が認められず、2.5~3倍の加速試験において突起

が生じたものの、PbO系ガラス材料からなる場合に比べて突起の長さは極めて短い。

【0042】ITO膜に代えてネサ(NE SA)膜で表示電極X, Yを形成した場合にも、図3と同様の結果が得られた。つまり、ネサ膜からなる表示電極X, Yを有したPDPにおいてもZnO系ガラス材料が誘電体材料として好適であることを確認できた。

【0043】上述の実施形態によれば、上層17Bの材料として軟化点が下層17Aの軟化点よりも低いガラス材料を用いたので、上層17Bの焼成時に下層17A内でガスが発生したとしても、そのガスが上層17Bを通って外部へ発散し、上層17Bによるガスの封じ込めが起こらない。なお、上層17Bの材料として、軟化速度が下層17Aよりも大きいガラス材料を用いた場合にも、上層17Bの焼成に際して、上層17Bを下層17Aに比べて柔らかい状態とすることができるので、同様に上層17Bによるガスの封じ込めを防止できる。

【0044】上述の実施形態において、各ガラス層17A, 17Bの材料、互いの厚さの比率、及び焼成条件

(温度プロファイル)などは、ガラス基板材料、基板表面コート材料、透明導電膜41の材料、バス金属膜の材料に応じて、均質且つ上面の平坦な誘電体層17が得られるよう適宜変更することができる。

【0045】上述の実施形態においては、2層構造の誘電体層17を例示したが、必ずしも複層構造である必要はない。すなわち誘電体層17としてZnO系ガラス材料からなる単層のガラス層を設けてもよい。粒径の小さいガラス粉末を選択的に用いて表面の平坦性を高めることができる。

【0046】

【発明の効果】請求項1、請求項2、請求項4、請求項5、及び請求項8の発明によれば、表示電極を構成する透明導電膜の劣化を防止し、表示の信頼性を高めることができる。

【0047】請求項3及び請求項6の発明によれば、表示電極の内で外部との接続に際して端子となる端部を製造途中において保護するための特別の工程を省略することができる。

【0048】請求項4の発明によれば、容易に誘電体層の透明性を確保することができる。請求項5の発明によれば、表示電極及び誘電体層の支持体がガラス板である場合に、容易に誘電体層の透明性を確保することができる。

【0049】請求項7の発明によれば、上層形成時における下層の変質を防止することができる。

#### 【図面の簡単な説明】

【図1】本発明に係るPDPの要部の構成を示す断面図である。

【図2】製造段階のPDPの模式図である。

【図3】ITO膜の劣化と誘電体材料との関係を表すグラフである。

【図4】一般的な面放電型PDPの分解斜視図である。

#### 【符号の説明】

1 PDP(プラズマディスプレイパネル)

10 電極基板

11 ガラス基板(基板)

17 誘電体層

17A 下層

17a 電極端子保護層

17B 上層

21 ガラス基板(別の基板)

30 放電空間

41 透明導電膜

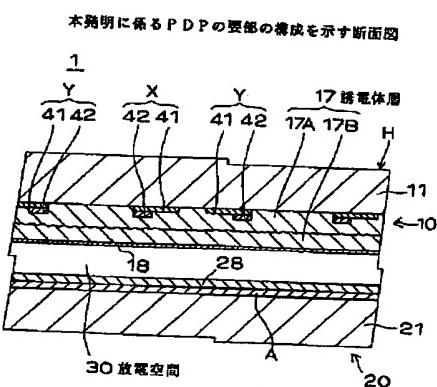
41a 端部(表示電極の端部)

42 金属膜

171 ZnO系ガラス層(絶縁層)

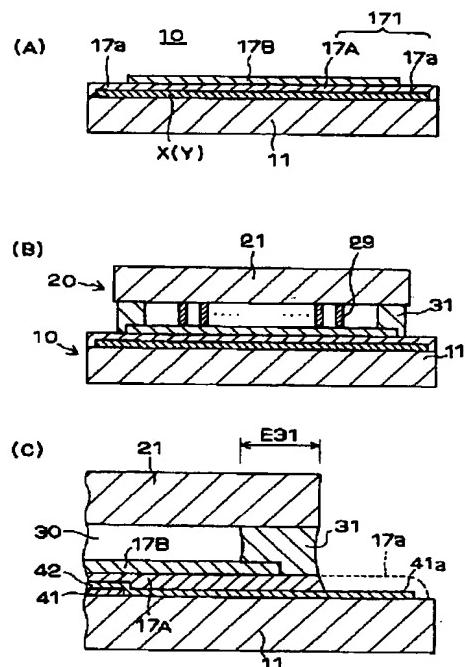
X, Y 表示電極

【図1】



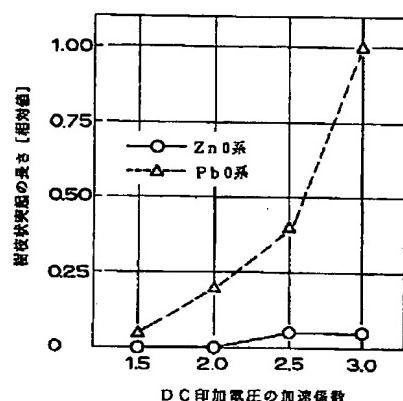
【図2】

製造段階のPDPの様式図



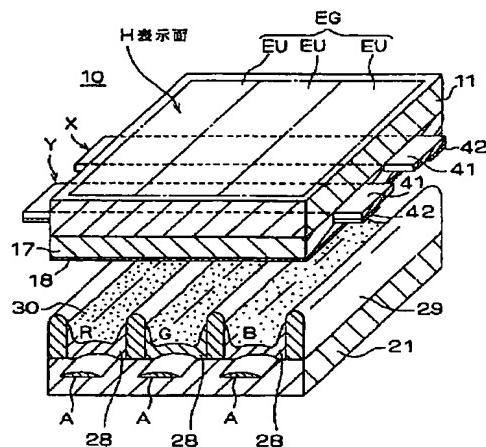
【図3】

ITO膜の劣化と誘電体材料との関係を表すグラフ



【図4】

一般的な面放電型PDPの分解斜視図



フロントページの続き

(72)発明者 佐坂 正明

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 淡路 則之

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 蛭原 一美

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内